

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2005-260255

(43)Date of publication of application : 22.09.2005

(51)Int.Cl.

H01L 21/331
H01L 21/28
H01L 21/3205
H01L 29/417
H01L 29/737

(21)Application number : 2005-111302

(71)Applicant : SHARP CORP

(22)Date of filing : 07.04.2005

(72)Inventor : KISHIMOTO KATSUHIKO
TWYNAM JOHN KEVIN
TAKAHASHI SUNAO

(30)Priority

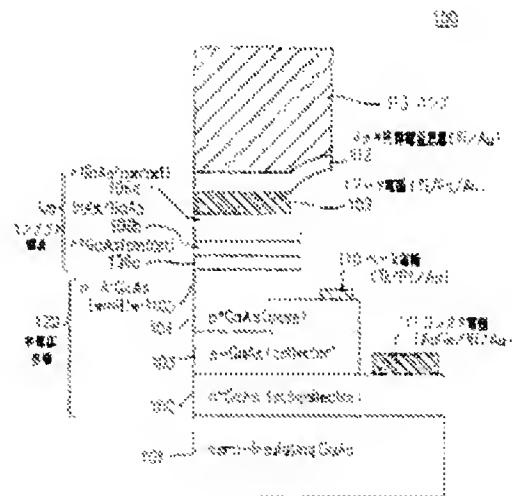
Priority number : 08031043 Priority date : 19.02.1996 Priority country : JP

(54) COMPOUND SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a compound semiconductor device having a novel configuration, without degradation in characteristics and reliability due to heat generated when used, and being capable of withstanding the use with high power, and to provide a method for manufacturing the same.

SOLUTION: In the compound semiconductor device, including a contact structure 106 consisting of a plurality of layers provided on a semiconductor multilayer 120 and an electrode 109 provided on the contact structure 106, a layer 106c on the side closest to the electrode 109 among the plurality of layers of the contact structure 106 is made of $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$); and the heat generated in the semiconductor multilayer 120 is dissipated to the outside via the contact structure 106 and the electrode 109.



JP 2005-260255 A 2005.9.22

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願番号

特願2005-260255

(P2005-260255A)

(43)公開日 平成17年9月22日(2005.9.22)

(51) Int.Cl. ⁷	F I	テーマコード(参考)
H01L 21/331	H01L 29/72 H	4M104
H01L 21/28	H01L 21/28 301B	5F003
H01L 21/325	H01L 21/28 301R	5F033
H01L 29/417	H01L 29/50 B	
H01L 29/737	H01L 21/88 T	

検索請求有 請求項の範囲 12 O.L (全 18 頁)

(21)出願番号 特願2005-111302 (P2005-111302)
 (22)出願日 平成17年4月7日 (2005.4.7)
 (62)分割の表示 特願平9-25662の分割
 原出願日 平成9年2月7日 (1997.2.7)
 (31)優先権主張番号 特願平8-31043
 (32)優先日 平成8年2月19日 (1996.2.19)
 (33)優先権主張国 日本国 (JP)

(71)出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74)代理人 100078282
 弁理士 山本 寛介
 (74)代理人 100062409
 弁理士 安村 高頭
 (74)代理人 100107489
 弁理士 大庭 竹志
 (72)発明者 岸本 克彦
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 (72)発明者 ジョン ケビン トライナム
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内

最終頁に続く

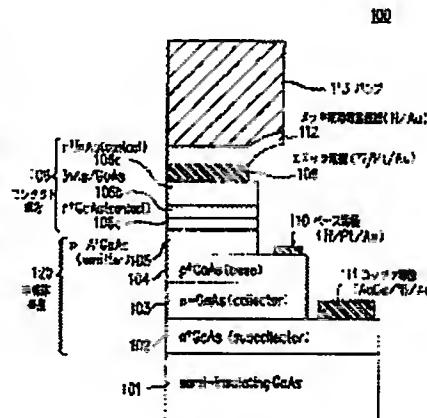
(54)【説明の名称】化合物半導体装置及びその製造方法

(57)【要約】

【課題】 使用時の発熱によって特性や信頼性の低下が無く、高パワーでの使用に耐える新規な構成の化合物半導体装置及びその製造方法を提供する。

【解決手段】 半導体多層120上に設けられている複数の層からなるコンタクト構造106と、コンタクト構造106上に設けられている電極109とを含む化合物半導体装置において、コンタクト構造106の複数の層の内、電極109に最も近い側の層106cはIn_xG_{1-x}As ($0 < x \leq 1$) からなり、半導体多層120で発生した熱をコンタクト構造106及び電極109を介して外部へ放散させる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上に形成された半導体多層と、

該半導体多層上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、

該コンタクト構造上に形成された電極と、

該電極上に形成されたバンプとを有し、

該半導体多層で発生した熱を該コンタクト構造、該電極、及び該バンプを介して外部へ拡散させることを特徴とする化合物半導体装置。10

【請求項 2】

前記 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造は、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層の分子層数が減少するにつれ、 $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層の分子層数が増加するようにしたことを特徴とする請求項 1 に記載の化合物半導体装置。

【請求項 3】

前記超格子構造は、 $InAs$ 層と $GaAs$ 層が交互に積層されていることを特徴とする請求項 1 または 2 に記載の化合物半導体装置。

【請求項 4】

基板上に形成された半導体多層と、該半導体多層上に形成されたコンタクト構造と、該コンタクト構造上に形成された電極と、該電極上に形成されたバンプと、を有する化合物半導体装置において、20

該コンタクト構造は、該半導体多層側から少なくとも $In_xGa_{1-x}As$ ($0 < x \leq 0.1$) からなる層と、その上に設けられ、該半導体多層から該電極に向かうにつれて組成比 x が 0.1 から 0.9 に変化している $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) からなる層と、該電極に最も近い該 $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) 層に接する $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) からなる層とで構成されるグレーディッド層を有し。

該半導体多層で発生した熱を該コンタクト構造、該電極、及び該バンプを介して外部へ拡散させることを特徴とする化合物半導体装置。30

【請求項 5】

前記コンタクト構造において、組成比 x が 0.1 から 0.9 に変化している $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) からなる層の厚さが、該グレーディッド層全体の厚さの 50% 以下であることを特徴とする請求項 4 に記載の化合物半導体装置。

【請求項 6】

前記半導体多層は、 $GaAs$ からなるコレクタ及びベース層と、 $AlGaAs$ または $InGaP$ からなるエミッカ層とを含むヘテロ接合バイポーラトランジスタを構成していることを特徴とする請求項 1 から 5 いずれかに記載の化合物半導体装置。

【請求項 7】

InP 基板上に形成された半導体多層と、40

該半導体多層上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、

該コンタクト構造上に形成された電極と、

該電極上に形成されたバンプとを有し、

該半導体多層で発生した熱を該コンタクト構造、該電極及び該バンプを介して外部へ放散させることを特徴とする化合物半導体装置。

【請求項 8】

InP 基板と、

該 InP 基板上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、50

(3)

JP 2005-260255 A 2005.9.22

$In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造からなる層と、該超格子構造からなる層の上に形成された半導体多層とを有し。

該半導体多層で発生した熱を該超格子構造からなる層及び該 InP 基板を介して外部へ放散させることを特徴とする化合物半導体装置。

【請求項 9】

InP 基板上と、
該 InP 基板上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造からなる層と、該超格子構造からなる層の上に形成された半導体多層と、
該半導体多層上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、
該コンタクト構造上に形成された電極と、
該電極上に形成されたバンプとを有し、
該半導体多層で発生した熱を該超格子構造からなる層及び該 InP 基板を介して外部へ放散させるとともに、
該コンタクト構造、該電極及び該バンプを介して外部へ放散させることを特徴とする化合物半導体装置。

【請求項 10】

前記超格子構造からなる層がサブコレクタ層であり、前記半導体多層がヘテロ接合バイポーラトランジスタを構成する少なくともコレクタ層とベース層とエミッタ層とからなることを特徴とする請求項 8 または 9 に記載の化合物半導体装置。 20

【請求項 11】

前記半導体多層が、InGaAs または InP からなるコレクタ層と、InGaAs からなるベース層と、InP または InAlAs からなるエミッタ層とを含むヘテロ接合バイポーラトランジスタを構成していることを特徴とする請求項 7 から 9 いずれかに記載の化合物半導体装置。 30

【請求項 12】

前記バンプを実装基板側に向け、該バンプと該実装基板上に形成された電極とを接続することを特徴とする請求項 1 ~ 7、9 いずれかに記載の化合物半導体装置。 30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ヘテロ接合バイポーラトランジスタ（HBT）素子等の放熱を必要とするパワー素子に好適に用いることができる化合物半導体装置及びその製造方法に関する。 40

【背景技術】

【0002】

従来、放熱を必要とする化合物半導体装置として、半導体基板の上に化合物半導体層を設けて半導体素子を形成し、その上に設けた電極上にバンプを形成した化合物半導体装置が知られている。この化合物半導体装置は、バンプの上面を実装基板側に向け、バンプと実装基板上に形成された電極とを接続することによって実装される。この実装方法は、フリップチップ法と呼ばれ、高密度実装が可能なので、入力端子数の増加や微細化の傾向が著しいLSIを実装する有効な方法と考えられている。 40

【0003】

このフリップチップ法をパワートランジスタに利用する場合は、バンプを電極としてだけでなく、素子で発生した熱を放出するための放熱経路としても利用している。特に、ヘテロ接合バイポーラトランジスタ（HBT）素子では、高電流密度で動作させる時、発熱密度が高くなる傾向にある。従って、このHBT素子を適正に動作させるためには、素子内部で発生した熱を効率良く放出する必要があり、上述のフリップチップ法が特に有効であると考えられている。 50

【0004】

これらのパンプを用いる技術は、例えば、長谷川等により、信学技報、第93巻、第416号、『パンプヒートシンク技術』(1994年)に、またSatoにより米国特許第5,373,185号に開示されている。

【0005】

以下に図9を参照しながら、従来の化合物半導体装置の構成を説明する。この図の化合物半導体装置300は、GaAsからなる半絶縁性基板301上に半導体多層320と、その上に形成されたコンタクト構造306を有し、コンタクト構造306の上面に形成されたエミッタ電極309の上にメッキ用導電金属(Ti/Au)層312を介してパンプ313が接合されている。10

【0006】

半導体多層320は、半絶縁性基板301上に、n⁺GaAs(不純物濃度: 5.0E+18/cm³)からなるサブコレクタ層302(厚さ: 500nm)、n-GaAs(不純物濃度: 2.0E+16/cm³)からなるコレクタ層303(厚さ: 700nm)、p⁺GaAs(不純物濃度: 2.0E+19/cm³)からなるベース層304(厚さ: 80nm)、n-AlGaAs(不純物濃度: 5.0E+17/cm³)からなるエミッタ層305(厚さ: 120nm)とをこの順に積層した構造で、ヘテロ接合バイポーラトランジスタ(HBT)を構成している。サブコレクタ層302、ベース層304、エミッタ層305にはそれぞれコレクタ電極311(AuGe/Ni/Au)、ベース電極310(Ti/Pt/Au)及びエミッタ電極309(Ti/Pt/Au)がそれぞれ電気的に接続されている。20

【0007】

コンタクト構造306は、アロイ処理することなく、エミッタ層305とエミッタ電極309(Ti/Pt/Au)間のコンタクトをとるために設けられており、エミッタ層305側に設けられたn⁺GaAsからなる第1コンタクト層306a(不純物濃度: 5.0E+18/cm³、厚さ: 50nm)、エミッタ電極309側に設けられたn⁺InGaAsからなる第2コンタクト層306c(不純物濃度: >1.0E+19/cm³、厚さ: 50nm)と、第1及び第2のコンタクト層306a及び306c間に、n⁺InGaAsからなるグレーディッド層306b(不純物濃度: >1.0E+19/cm³、厚さ: 50nm)を有している。30

【0008】

図9の構成においては、第2コンタクト層306cを形成する材料として、In_xGa_{1-x}As(x=0.5)がよく用いられる。InGaAsは、高濃度の不純物ドープが可能で、アロイ処理をする事なく低コンタクト抵抗のオーミック電極を形成することができる。通常、In_{0.5}Ga_{0.5}Asからなる第2コンタクト層306cとGaAs層からなる第1コンタクト層306aとの格子整合および伝導帯整合をとるために、Inの混晶比を0から0.5まで変化させたグレーディッド層306bを、第1コンタクト層と第2コンタクト層との間に形成する。良好な電気的なコンタクトを得るためにInの混晶比は、0.5程度で十分であり、一般的にInの混晶比が0.5以上になると、格子定数の不一致の問題が大きくなる。従って、従来は、グレーディッド層306bや第2コンタクト層306cの材料として、xが0.5以上のIn_xGa_{1-x}Asを敢えて用いることはなかった。ところで、最近においては、従来から用いられているGaAs系材料と共に、超高速なHBTを得るための半導体材料として、優れたキャリア走行特性を有するという観点から、InP基板に格子整合するIn_xGa_{1-x}As(x=0.53)系材料が注目されてきている。40

【0009】

以下に図10を参照しながら、In_xGa_{1-x}As(x=0.53)系材料を用いた従来のInP系HBTの構成を説明する。この図のHBT700は、InPからなる半絶縁性基板701上に半導体多層720が形成されている。

【0010】

50

半導体多層720は、半絶縁性基板701上に、 $n^+In_{0.33}Ga_{0.47}As$ （不純物濃度： $1.0E+19/cm^3$ ）からなるサブコレクタ層702（厚さ：500nm）、 $n^-In_{0.33}Ga_{0.47}As$ （不純物濃度： $1.0E+16/cm^3$ ）からなるコレクタ層703（厚さ：500nm）、 $p^+In_{0.33}Ga_{0.47}As$ （不純物濃度： $1.0E+19/cm^3$ ）からなるベース層704（厚さ：60nm）、 n^-InP （不純物濃度： $5.0E+17/cm^3$ ）からなるエミッタ層705（厚さ：100nm）とをこの順に積層した構造で、HBTを構成している。

【0011】

サブコレクタ層702の一部およびベース層704の一部はメサエッチングにより露出しており、サブコレクタ層702の露出部上にコレクタ電極711が、また、ベース層704の露出部上にはベース電極710が、各々オーミック電極として形成されている。エミッタ層705上には $n^+In_{0.33}Ga_{0.47}As$ （不純物濃度： $1.0E+19/cm^3$ ）からなるエミッタコンタクト層706（厚さ：100nm）を介してエミッタ電極709がオーミック電極として形成されている。

【発明の開示】

【発明が解決しようとする課題】

【0012】

上述の従来のバンプ付き化合物半導体装置、特にパワートランジスタ等のパワー素子においては、従来、使用時の発熱によって素子自体の温度が上昇し、素子自体の特性や信頼性が低下するとともに、パワー素子の周辺に実装されている素子の特性や信頼性が低下するという問題があり、パワー素子として十分な性能を發揮できなかった。

【0013】

また、 $In_xGa_{1-x}As$ （ $x=0.53$ ）系材料を用いた化合物半導体装置においては、 $GaAs$ 系材料を用いた場合に比べて電子走行特性は良くなるが、放熱特性が悪くなるという問題があった。特に、 InP 系基板上に超高速かつハイパワーのHBTを形成した場合には、その放熱特性の悪さのために、使用時の自己発熱により素子特性の低下や信頼性が低下したり、集積回路化した際に周辺に実装されている素子に及ぼす悪影響が著しいという問題があった。

【0014】

本発明の目的は、上記問題を解決し、更に高パワーでの使用に耐える新規な構成の化合物半導体装置及びその製造方法を提供することにある。

【課題を解決するための手段】

【0015】

本発明の化合物半導体装置は、基板上に形成された半導体多層と、該半導体多層上に形成され、 $In_xGa_{1-x}As$ （ $0.9 \leq x \leq 1$ ）層と $In_xGa_{1-x}As$ （ $0 \leq x \leq 0.1$ ）層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ （ $0.9 \leq x \leq 1$ ）層からなるコンタクト構造と、該コンタクト構造上に形成された電極と、該電極上に形成されたバンプとを有し、該半導体多層で発生した熱を該コンタクト構造、該電極、及び該バンプを介して外部へ拡散させることを特徴とする。

【0016】

前記 $In_xGa_{1-x}As$ （ $0.9 \leq x \leq 1$ ）層と $In_xGa_{1-x}As$ （ $0 \leq x \leq 0.1$ ）層とが交互に積層された超格子構造は、 $In_xGa_{1-x}As$ （ $0.9 \leq x \leq 1$ ）層の分子層数が減少するにつれ、 $In_xGa_{1-x}As$ （ $0 \leq x \leq 0.1$ ）層の分子層数が増加するようにしたことを特徴としてもよい。

【0017】

前記超格子構造は、 $InAs$ 層と $GaAs$ 層が交互に積層されていることを特徴としてもよい。

【0018】

本発明の化合物半導体装置は、基板上に形成された半導体多層と、該半導体多層上に形成されたコンタクト構造と、該コンタクト構造上に形成された電極と、該電極上に形成さ

40

50

れたバンプと、を有する化合物半導体装置において、該コンタクト構造は、該半導体多層側から少なくとも $In_xGa_{1-x}As$ ($0 < x \leq 0.1$) からなる層と、その上に設けられ、該半導体多層から該電極に向かうにつれて組成比 x が 0.1 から 0.9 に変化している $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) からなる層と、該電極に最も近い該 $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) 層に接する $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) からなる層とで構成されるグレーディッド層を有し、該半導体多層で発生した熱を該コンタクト構造、該電極、及び該バンプを介して外部へ拡散させることを特徴とする。

【0019】

前記コンタクト構造において、組成比 x が 0.1 から 0.9 に変化している $In_xGa_{1-x}As$ ($0.1 \leq x \leq 0.9$) からなる層の厚さが、該グレーディッド層全体の厚さの 50% 以下であることを特徴としてもよい。

【0020】

前記半導体多層は、 $GaAs$ からなるコレクタ及びベース層と、 $AlGaAs$ または $InGaP$ からなるエミッタ層とを含むヘテロ接合バイポーラトランジスタを構成していることを特徴としてもよい。

【0021】

本発明の化合物半導体装置は、 InP 基板上に形成された半導体多層と、該半導体多層上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、該コンタクト構造上に形成された電極と、該電極上に形成されたバンプとを有し、該半導体多層で発生した熱を該コンタクト構造、該電極及び該バンプを介して外部へ放散させることを特徴とする。

【0022】

本発明の化合物半導体装置は、 InP 基板と、該 InP 基板上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造からなる層と、該超格子構造からなる層の上に形成された半導体多層とを有し、該半導体多層で発生した熱を該超格子構造からなる層及び該 InP 基板を介して外部へ放散させることを特徴とする。

【0023】

本発明の化合物半導体装置は、 InP 基板上と、該 InP 基板上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造からなる層と、該超格子構造からなる層の上に形成された半導体多層と、該半導体多層上に形成され、 $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層と $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) 層とが交互に積層された超格子構造を有し、電極に最も近い側の層が $In_xGa_{1-x}As$ ($0.9 \leq x \leq 1$) 層からなるコンタクト構造と、該コンタクト構造上に形成された電極と、該電極上に形成されたバンプとを有し、該半導体多層で発生した熱を該超格子構造からなる層及び該 InP 基板を介して外部へ放散させるとともに、該コンタクト構造、該電極及び該バンプを介して外部へ放散させることを特徴とする。

【0024】

前記超格子構造からなる層がサブコレクタ層であり、前記半導体多層がヘテロ接合バイポーラトランジスタを構成する少なくともコレクタ層とベース層とエミッタ層とからなることを特徴としてもよい。

【0025】

前記半導体多層が、 $InGaAs$ または InP からなるコレクタ層と、 $InGaAs$ からなるベース層と、 InP または $InAlAs$ からなるエミッタ層とを含むヘテロ接合バイポーラトランジスタを構成していることを特徴としてもよい。

【0026】

前記バンプを実装基板側に向け、該バンプと該実装基板上に形成された電極とを接続す

30

40

40

ることを特徴としてもよい。

[発明の効果]

[0027]

以上詳述したように、本発明によれば、熱抵抗が従来の図9に示したコンタクト構造に比べて30%以下になると共に基板と格子整合したコンタクト構造が得られ、放熱性に優れた化合物半導体装置及びその製造方法が提供される。素子内部で発生した熱をコンタクト構造を介して電極側から効率良く外部に放散することができるので、熱によって素子の動作特性や信頼性を低下することがない。従って、優れた動作特性や信頼性を有するパワートランジスタ等の高パワーで使用される化合物半導体装置を提供することができる。また、他の本発明によれば、熱抵抗が従来の図10に示したコンタクト層に比べて50%以下になるコンタクト層および熱抵抗が従来の図10に示したサブコレクタ層に比べて60%以下になるサブコレクタ層が得られ、放熱性に優れた化合物半導体装置が提供される。素子内部で発生した熱をコンタクト層を介して電極側から効率良く外部に放散することができ、またはサブコレクタ層を介してInP基板側から効率良く外部に放散することができるので、熱によって素子の動作特性や信頼性を低下することがない。従って、優れた動作特性や信頼性を有するパワートランジスタ等の高パワーで使用される化合物半導体装置を提供することができる。

[発明を実施するための最良の形態]

[0028]

まず、本発明者等は、従来の化合物半導体装置の高パワー使用時の素子特性や信頼性の劣化、及び周辺に実装されている動作の特性及び信頼性低下の原因が、化合物半導体装置の放熱特性が悪いためであると考え、該半導体装置の放熱特性を改善することを検討した。その結果以下のことが明らかになった。

[0029]

従来の図9に示したパンプ付き化合物半導体装置においては、n-GaAsコレクタ層303とp'GaAsベース層304との間で主に発熱するが、この熱は第1コンタクト層306a、グレーディッド層306b、第2コンタクト層306cを通じて放熱される。これらの膜は前述したように各層の膜厚が50nm程度と非常に薄く、当初は放熱に対する影響はほとんど無いと考えた。

[0030]

本発明者等は、念のためこれらの層を構成する材料の熱伝導度を調べてみたが、それによると表1のようであった（この表を図示したのが図4である。）。この図4から、In_xGa_{1-x}As系においてはGaAsが熱伝導が一番良く、GaがInに置換される量が増えるに従って熱伝導が悪くなるが、Inの量が0.9以上になると再び熱伝導が良くなることが分かる。このことから考えると、図9の第2コンタクト層306cは、In_{0.5}Ga_{0.5}Asであるため熱伝導度が一番悪く、グレーディッド層306bは第2コンタクト層306c側から第1コンタクト層306a側に近づくに従って、熱伝導度は良くなつて行くことが予測される。

[0031]

30

(3)

JP 2005-260255 A 2005.9.22

【表1】

InGaAsの組成	熱伝導率(W/cmK)	熱抵抗(ohm/K)
InAs	0.289	3.46
In _{0.5} Ga _{0.5} As	0.482	12.29
In _{0.7} Ga _{0.3} As	0.668	14.71
In _{0.8} Ga _{0.2} As	0.856	17.86
In _{0.9} Ga _{0.1} As	0.948	20.83
In _{0.5} Ga _{0.5} As	0.855	38.13
In _{0.7} Ga _{0.3} As	0.941	16.39
In _{0.8} Ga _{0.2} As	0.874	18.51
In _{0.9} Ga _{0.1} As	0.995	10.53
GaAs	0.44	2.27

10

20

30

【0032】

前述したように、第2コンタクト層106c及びグレーディッド層106bの両層を組み合わせた厚みは高々100nm程度であり、非常に薄いので半導体素子の放熱を阻害するほどの熱抵抗を有しているとは考えられなかったが、以下の実施例及び効果の所で示すように、これらの膜に新しい構成を用いると半導体素子の放熱特性が大幅に改良されることが明らかになった。

【0033】

また、従来の図10に示した化合物半導体装置においては、n-In_{0.53}Ga_{0.47}Asコレクタ層703とp⁺In_{0.53}Ga_{0.47}Asベース層704との間で主に発熱するが、この熱はエミックコンタクト層706を通じてエミック電極709側から放熱され、またはサブコレクタ層702を介してInP基板701側から放熱される。このエミックコンタクト層706およびサブコレクタ層702についても同様に、半導体素子の放熱を阻害するほどの熱抵抗を有しているとは考えられなかったが、以下の実施例及び効果の所で示すように、これらの膜に新しい構成を用いると半導体素子の放熱特性が大幅に改良されることが明らかになった。

【実施例】

【0034】

以下に、本発明の実施例を説明する。

(実施例1)

図1は、本実施例の化合物半導体装置100の構成を示す図である。化合物半導体装置100は、GaAsからなる半絶縁性基板101上に半導体多層120と、その上に形成されたコンタクト構造106を有し、コンタクト構造106の上面に形成されたTi/Pt/Auからなる電極109上に、メッキ用導電金属(Ti/Au)層112を介してパンプ113が接合されている。

40

【0035】

半導体多層120は、半絶縁性基板101上に、n⁺GaAs(不純物濃度: 5.0E+18/cm³)からなるサブコレクタ層102(厚さ: 500nm)、n-GaAs(不純物濃度: 2.0E+16/cm³)からなるコレクタ層103(厚さ: 700nm)、p⁺GaAs(不純物濃度: 2.0E+19/cm³)からなるベース層104(厚さ: 80nm)、n-AlGaAs(不純物濃度: 5.0E+17/cm³)からなるエミッタ層105(厚さ: 120nm)とを、この順に積層した構造で、AlGaAs/GaAsヘテロ接合バイポーラトランジスタを構成している。

【0036】

コンタクト構造106は、エミック層105とエミック電極109間のコンタクトをア

50

(9)

JP 2005-260255 A 2005.9.22

ロイ処理することなく取るために設けられており、エミッタ層105側に設けられたn' GaAs(不純物濃度： $5.0 \times 10^{18} / \text{cm}^3$)からなる第1コンタクト層106a(厚さ：50nm)、エミッタ電極109側に設けられたn' InAs(不純物濃度： $> 1.0 \times 10^{19} / \text{cm}^3$)からなる第2コンタクト層106c(厚さ：50nm)と、第1及び第2のコンタクト層106a及び106c間に、グレーディッド層106bを有している。グレーディッド層106bはGaAsとInAsとからなる超格子構造である。

【0037】

コンタクト構造106の構造の詳細を、図3を参照しながら説明する。図3はコンタクト構造106の構造とエネルギー・バンドを示す図である。横軸はコンタクト構造106の厚さ方向の位置を示し、縦軸は各半導体層の伝導帯のエネルギー・レベルを示す。グレーディッド層106bは、GaAsの分子層とInAsの分子層とが交互に積層された超格子構造を有しており、GaAs第1コンタクト層106a側から、InAs第2コンタクト層106cに向かうに連れて(図中右から左)、InAs分子層の厚さが増加するとともに、GaAs分子層の厚さが減少する。図3の構成においては、GaAs(106a)/InAs1分子層/GaAs9分子層/InAs2分子層/GaAs8分子層/.../GaAs3分子層/InAs8分子層/GaAs2分子層/InAs9分子層/GaAs1分子層/InAs(106c)の構成を有している。この超格子構造により、GaAsからなる第1コンタクト層106aとInAsからなる第2コンタクト層106cとの間の格子整合及び伝導帯整合をとるとともに、高い熱伝導率を有するグレーディッド層106bが得られる。

10

20

【0038】

超格子構造における各分子層の厚さや層数は上記の例に限らず、格子整合及び伝導帯整合が得られ、高い熱伝導率が得られる構成であればよい。例えば、2分子層から18分子層を交互に有する超格子構造を用いることもできる。分子層数の変化は上記のように規則的でなくても、格子整合が図られている範囲で不規則な変化があっても良い。

【0039】

本実施例の化合物半導体装置100は、以下に概説的に説明する方法により製造される。

【0040】

まず、半絶縁性GaAs基板101上にサブコレクタ層102、コレクタ層103、ベース層104、エミッタ層105、コンタクト構造106(第1コンタクト層106a、グレーディッド層106b、及び第2コンタクト層106c)を順にMBE法やMOCVD法などでエピタキシャル成長させる。

30

【0041】

その後、フォトリソグラフィ及びエッチング法を適切に組み合わせることにより、半絶縁性GaAs基板101上の半導体多層120を所望の形状にエッチングし、コレクタ電極111、ベース電極110、及びエミッタ電極109を形成する。エッチングの工程とこれらの電極形成工程とは、以下に示すように適宜組み合わせてよい。

【0042】

本実施例では、エミッタ電極材料とベース電極材料にはTi/Pt/Au、コレクタ電極材料にはAuGe/Ni/Auを用いた。ここで、AuGe/Ni/Auのアロイ化処理温度は約390°Cである。Ti/Pt/Auはアロイ化処理は不要であるため、先にコレクタ電極をアロイ化処理をして形成し、後にベース電極とエミッタ電極を形成するようにした。この形成順序は非常に重要であり、従来は工程を簡略化するため、先にエミッタ及びベース電極を成膜し、その後でコレクタ電極をアロイ化処理していたが、今回のように、順序を逆にすることで約10%放熱特性の改善が見られた。これは、アロイ化処理の影響がエミッタ電極に悪さをするのを押さええることができるためと考えられる。

40

【0043】

上記実施例では、ベース電極としてTi/Pt/Auを用いたが、Pt/Ti/Pt/Auを用いてもよく、そのときPt/Ti/Pt/Auは400°C以上でアロイ化処理を

50

(10)

JP 2005-260255 A 2005.9.22

行う。その場合は、ベース電極110を形成してアロイ化した後、コレクタ電極111を形成してアロイ化処理を施すことが望ましい。より高い温度で処理を必要とするPt/Ti/Pt/Auのアロイ化処理を行った後、AuGe/Ni/Auの堆積、アロイ化処理を行いコレクタ電極111を形成することによって、第2のアロイ化処理によって先に形成された電極の材料が影響されることを抑制できる。従って、この場合はベース電極、コレクタ電極をアロイ化処理した後、エミッタ電極としてTi/Pt/Auを成膜すれば良い。

【0044】

また、エミッタ電極として塗化タンクスチンやタンクスチンシリサイド等の高融点材料を形成してからTi/Pt/Auを形成する場合は、エミッタ電極がアロイ化処理の影響¹⁰を受けにくいため、エミッタ電極の形成はアロイ化処理の前でも良い。

【0045】

なお、本実施例において、コンタクト構造106を半導体多層120の直上に形成する必要は必ずしもなく、コンタクト構造106と半導体多層120との間にいわゆるバラスト抵抗層を形成してもよい。バラスト抵抗層は、例えば、低温度でドープされたAlGaAsを用いて形成することができる。

【0046】

次に、エミッタ電極109の直上にパンプ113を形成するために、半導体多層120、コンタクト構造106及び各電極109、110及び111が形成された半導体基板101の全面にSiNx膜を100nm、プラズマCVD法により成膜した後、エミッタ電極部分のみ、SiNx膜を開口するためのバーニング、及びエッチングを行う。その後露出された前記電極を覆って基板全体にメッキ用導電金属層(Ti/Au)を形成し、パンプをバーニングしたフォトレジスト層を形成し、該フォトレジストパターンに沿って金メッキによりパンプを形成した後、前記フォトレジスト層を除去することにより、化合物半導体装置100が製造される。

【0047】

上記実施例では、コンタクト構造を形成して後、コレクタ電極、ベース電極、エミッタ電極を、その構成により適切な順序で形成したが、エミッタ層までを形成し、そこでコレクタ電極を形成(アロイ化処理を含む)して後、コンタクト構造を形成することにもよい。

本実施例のHBTは、コンタクト構造106の熱伝導率が高く、In_{0.5}Ga_{0.5}Asを用いた従来のコンタクト構造に比べて熱抵抗が30%以下で放熱特性に優れているため、素子内部(半導体多層120)で発生した熱をエミッタ電極109側に効率良く放出して化合物半導体装置の動作特性や信頼性の低下を防ぐことができる。

(実施例2)

図2は、本実施例の化合物半導体装置200を示す。化合物半導体装置200は、エミッタ層205、及びコンタクト構造206の構成が、実施例1の化合物半導体装置100と異なっている。化合物半導体装置200のエミッタ層205を実施例1の構成に用いることもできるし、実施例1の化合物半導体装置100のエミッタ層105を本実施例の構成に適用することも可能である。

40

【0048】

以下に、本実施例の特徴であるコンタクト構造を中心に詳細を述べる。

【0049】

化合物半導体装置200は、GaAsからなる半絶縁性基板201上に半導体多層220とその上に形成されたコンタクト構造206とを有し、コンタクト構造206の上面に形成された電極209上にメッキ用導電金属(Ti/Au)層212を介してパンプ213が接合されている。半導体多層220は、半絶縁性基板201上に、n⁺GaAs(不純物濃度: 5.0E+18/cm³)からなるサブコレクタ層202(厚さ: 500nm)、n-GaAs(不純物濃度: 2.0E+16/cm³)からなるコレクタ層203(厚さ: 700nm)、p⁺GaAs(不純物濃度: 2.0E+19/cm³)からなるベー⁵⁰

(11)

JP 2005-260255 A 2005.9.22

ス層204(厚さ:80nm)、n-InGaP(不純物濃度:5.0E+17/cm³)からなるエミッタ層205(膜厚:120nm)とをこの順に積層した構造で、InGaP/GaAsヘテロ結合バイポーラトランジスタを構成している。

【0050】

化合物半導体装置200においては、エミッタ層205にn-InGaP(不純物濃度:5.0E+17/cm³)を用い、コンタクト構造206は図5(a)に示す構造を有している。

【0051】

図5(a)はコンタクト構造206の構造とそのエネルギー・バンドを示す図である。横軸はコンタクト構造の厚さ方向の位置を示し、縦軸は各半導体層の伝導帯のエネルギー・レベルを示す。

【0052】

コンタクト構造206は、GaAsからなる第1コンタクト層206a(厚さ:50nm)、グレーディッド層206b(厚さ:50nm)及びIn_xGa_{1-x}Asからなる第2コンタクト層206c(厚さ:50nm)を有する。グレーディッド層206bは、第1コンタクト層206a側に厚さ15nmのIn_xGa_{1-x}As層を、第2コンタクト層206c側に厚さ15nmのIn_xGa_{1-x}As層を有し、両層の間に組成が連続的に変化するIn_xGa_{1-x}As(0.1<x<0.9)層(厚さ:20nm)を有している。この構成によることによって、熱伝導率の低いIn_xGa_{1-x}As(0.1<x<0.9)層の厚さを薄くすることが可能となる。その結果、グレーディッド層206bは第1コンタクト層206aと第2コンタクト層206cとの格子整合と伝導帯整合を行うとともに、全体として高い熱伝導率を有するコンタクト構造206を実現する。

【0053】

また、図5(b)に示すように、第2コンタクト層206c'にしてInAsからなる層を用いた構成においても、グレーディッド層206bは第2コンタクト層206c'側にIn_xGa_{1-x}Asからなる層を有しているので、第2コンタクト層206c'との格子整合と伝導帯整合とをとることができる。

【0054】

本実施例のグレーディッド層206bは、第1コンタクト層側に少なくともIn_xGa_{1-x}As(0<x≤0.1)層を、第2コンタクト層側に少なくともIn_xGa_{1-x}As(0.9≤x<1)層を有し、それらの間に形成される熱伝導率の低いIn_xGa_{1-x}As(0.1<x<0.9)層の厚さは、図9に示した従来のグレーディッド層306bの厚さよりも薄い構造を有する。In_xGa_{1-x}As(0.1<x<0.9)層の厚さは、グレーディッド層206bの全体の厚さの約50%以下が望ましく、格子整合をも併せて考えると、約30%以上で、約40%程度が最も好ましいと分かった。

【0055】

化合物半導体装置200は、実施例1の化合物半導体装置100と同様な方法で製造することができる。またベース電極210、コレクタ電極211の少なくとも一つをアロイ系材料を用いて形成する場合、これらの電極を形成した後で、エミッタ電極を形成したら良いことは、実施例1と同様である。グレーディッド層206bは、Ga及びInの組成比を連続的または段階的に変化させながら、堆積することによって形成することができる。

本実施例のHBTは、コンタクト構造206の熱伝導率が高く、In_xGa_{1-x}Asを用いた従来のコンタクト構造に比べて熱抵抗が30%以下で放熱特性に優れているため、素子内部(半導体多層220)で発生した熱をエミッタ電極209側に効率良く放出して化合物半導体装置の動作特性や信頼性の低下を防ぐことができる。

【0056】

図5(a)においてはIn_xGa_{1-x}As(0.1<x<0.9)層の伝導帯にエネルギー・レベルEcが直線的に変化した例を示したが、Ecが段階的または曲線的に変化してもよい。グレーディッド層206bの構成は、第1コンタクト層206aと第2コンタクト

(12)

JP 2005-260255 A 2005.9.22

層206cとの格子整合及び伝導帯整合が得られるように、組成が徐々に変化する構成であればよい。

【0057】

また、第1コンタクト層206aおよび第2コンタクト層206cの材料としては、勿論 $In_xGa_{1-x}As$ ($0 < x < 1$) を用いることもできる。

【0058】

さらに、本実施例のコンタクト構造206におけるグレーディッド層206に代えて、実施例1と同様な超格子構造を用いることもできる。例えば $In_{0.1}Ga_{0.9}As$ の分子層と $In_{0.5}Ga_{0.5}As$ の分子層を交互に形成した超格子構造をグレーディッド層として用いることができる。第2コンタクト層206cの材料として、 $In_xGa_{1-x}As$ ($0 < x < 1$) 、第1コンタクト層206aの材料として $In_xGa_{1-x}As$ ($0 \leq x \leq 0.1$) を用いた場合には、両層と同じ材料からなる層を交互に積層した超格子構造を用いることもできる。

【0059】

グレーディッド層206bを構成する材料の組成は、第1及び第2のコンタクト層の接合境界において、それぞれのコンタクト層と一致する必要はなく、格子整合及び伝導帯整合が得られれば良い。

【0060】

また、実施例1の超格子構造と、実施例2のグレーディッド層とを組み合わせても良いことは勿論である。

20

【0061】

さらに、本実施例1と2において、本発明の主旨の範囲で互換できることは勿論である。

【0062】

また上記実施例においては、 $AlGaAs/GaAs$ のHBT及び $InGaP/GaAs$ のHBTについて説明したが、本発明はこれらの素子には限定されない。例えばエミッタ層として $GaAs$ を用いても良い。

【0063】

また、半絶縁性の $GaAs$ 基板に代えて半絶縁性の InP を用いて、 InP 系のHBTを形成した場合にも適用できる。

30

(実施例3)

図6は、本実施例の化合物半導体装置400の構成を示す図である。化合物半導体装置400は、 InP からなる半絶縁性基板401上に半導体多層420と、その上に形成されたエミッタコンタクト層406を有し、エミッタコンタクト層406の上面に形成された $WN/Ti/Pt/Au$ からなるエミッタ電極409上に、メッキ用導電金属(Ti/Au)層412を介してバンプ413が接合されている。

【0064】

半導体多層420は、半絶縁性基板401上に、 $n'In_{0.53}Ga_{0.47}As$ (不純物濃度: $1.0E+19/cm^3$) からなるサブコレクタ層402 (厚さ: 500 nm) 、 $n-In_{0.53}Ga_{0.47}As$ (不純物濃度: $1.0E+16/cm^3$) からなるコレクタ層403 (厚さ: 500 nm) 、 $p'In_{0.53}Ga_{0.47}As$ (不純物濃度: $1.0E+19/cm^3$) からなるベース層404 (厚さ: 60 nm) 、 $n-InP$ (不純物濃度: $1.0E+17/cm^3$) からなるエミッタ層405 (厚さ: 100 nm) とをこの順に積層した構造で、HBTを構成している。

40

【0065】

サブコレクタ層402の一部およびベース層404の一部はメサエッチングにより露出しており、サブコレクタ層402の露出部上にコレクタ電極411が、また、ベース層404の露出部上にはベース電極410が、各々オーミック電極として形成されている。エミッタ層405上にはエミッタコンタクト層406を介してエミッタ電極409がオーミック電極として形成されている。

50

(13)

JP 2005-260255 A 2005.9.22

【0066】

エミッタコンタクト層406は、エミッタ層405とエミッタ電極409間のコンタクトをアロイ化処理することなく取るために設けられており、 n^+InAs （不純物濃度： $2.0E+19/cm^3$ ）と n^+GaAs （不純物濃度： $5.0E+18/cm^3$ ）とを20分子層ずつ20回繰り返して積層した超格子構造からなる。この超格子構造により、エミッタ層405とエミッタ電極409との間の格子整合及び伝導帯整合を取るとともに、高い熱伝導率を有するエミッタコンタクト層406が得られる。なお、超格子構造における各分子層の厚さは上記の例に限らず、分子層数の繰り返しも上記のように規則的でなくて不規則な変化があってもよいが、格子整合及び伝導帯整合が得られる構成であるのが望ましい。¹⁰ エミッタコンタクト層406がその下の半導体多層420と格子整合している場合には、例えば $InAs$ の10分子層と $GaAs$ の20分子層を繰り返してエミッタコンタクト層を形成した場合のように半導体多層と格子整合していない場合に比べて、さらに良好な熱伝導性が得られ、熱抵抗を約30%程度低減することができる。

本実施例のHBTは、エミッタコンタクト層406の熱伝導率が高く、 InP 基板401に格子整合しているため、 $In_{0.5}Ga_{0.5}As$ からなる従来のエミッタコンタクト層を介して放熱を行うHBTに比べて熱抵抗が約50%にまで低減される。このため、素子内部（半導体多層420）で発生した熱をエミッタ電極409側に効率良く放出して化合物半導体装置の動作特性や信頼性の低下を防ぐことができる。

（実施例4）

図7は、本実施例の化合物半導体装置500の構成を示す図である。化合物半導体装置500は、サブコレクタ層502、エミッタ層505およびエミッタコンタクト層506の構成が、実施例3の化合物半導体装置400と異なっている。化合物半導体装置500のエミッタ層505を実施例3の構成に用いることもできるし、実施例3の化合物半導体装置400のエミッタ層405を本実施例の構成に適用することも可能である。²⁰

【0067】

以下に、本実施例の特徴であるサブコレクタ層を中心に詳細を述べる。

【0068】

化合物半導体装置500は、 InP からなる半絶縁性基板501上に半導体多層520と、その上に形成されたエミッタコンタクト層506を有し、エミッタコンタクト層506の上面にエミッタ電極509が形成されている。³⁰

【0069】

HBTを構成するサブコレクタ層502は、 n^+InAs （不純物濃度： $1.0E+19/cm^3$ ）を47分子層と n^+GaAs （不純物濃度： $5.0E+18/cm^3$ ）を53分子層積層したものを20回繰り返した超格子構造からなる。この超格子構造により、 InP 基板501と格子整合を取るとともに、高い熱伝導率を有するサブコレクタ層502が得られる。なお、超格子構造における各分子層の厚さは上記の例に限らず、分子層数の繰り返しも上記のように規則的でなくて不規則な変化があってもよいが、格子整合が得られる構成であるのが望ましい。

【0070】

また、エミッタ層505は、 $n-In_{0.5}Ga_{0.5}As$ （不純物濃度： $1.0E+17/cm^3$ 、厚さ： 100 nm ）からなり、エミッタコンタクト層506は、 $n^+In_{0.5}Ga_{0.5}As$ （不純物濃度： $2.0E+19/cm^3$ 、厚さ： 100 nm ）からなる。

本実施例のHBTは、サブコレクタ層502の熱伝導率が高く、 InP 基板501に格子整合しているため、 $In_{0.5}Ga_{0.5}As$ からなる従来のサブコレクタ層を介して放熱を行うHBTに比べて熱抵抗が約50%にまで低減される。このため、素子内部（半導体多層520）で発生した熱を InP 基板501側に効率良く放出して化合物半導体装置の動作特性や信頼性の低下を防ぐことができる。

（実施例5）

図8は、本実施例の化合物半導体装置600の構成を示す図である。化合物半導体装置600は、サブコレクタ層602およびエミッタコンタクト層606の各々が、 $InAs$ ⁵⁰

(14)

JP 2005-260255 A 2005.9.22

層とGaAs層とが交互に積層された超格子構造からなる。

[0071]

以下に、本実施例の特徴であるサブコレクタ層およびエミッタコンタクト層を中心に詳細を述べる。

[0072]

化合物半導体装置600は、InPからなる半絶縁性基板601上に半導体多層620と、その上に形成されたエミッタコンタクト層606を有し、エミッタコンタクト層606の上面に形成されたTi/Pt/Auからなるエミッタ電極609上に、メッキ用導電金属(Ti/Au)層612を介してバンプ613が接合されている。

[0073]

半導体多層620は、半絶縁性基板601上に、n⁺InAs(不純物濃度：1.0E+19/cm³)を47分子層とn⁺GaAs(不純物濃度：5.0E+18/cm³)を53分子層積層したものを30回繰り返した超格子構造からなるサブコレクタ層602、n-In_{0.53}Ga_{0.47}As(不純物濃度：1.0E+16/cm³)からなるコレクタ層603(厚さ：500nm)、p⁺In_{0.53}Ga_{0.47}As(不純物濃度：1.0E+19/cm³)からなるベース層604(厚さ：60nm)、n-InP(不純物濃度：1.0E+17/cm³)からなるエミッタ層605(厚さ：100nm)とをこの順に積層した構造で、HBTを構成している。上記サブコレクタ層602は、このような超格子構造によりInP基板601と格子整合を取ると共に、高い熱伝導率とすることができる。

[0074]

エミッタコンタクト層606は、n⁺InAs(不純物濃度：1.0E+19/cm³)の分子層とn⁺GaAs(不純物濃度：5.0E+18/cm³)の分子層とが交互に積層された超格子構造からなり、エミッタ層605に接する側からエミッタコンタクト層606に向かうに連れて、InAs分子層の厚さが増加すると共に、GaAs分子層の厚さが減少するようにしてある。ここでは、InAs20分子層/GaAs20分子層/InAs21分子層/GaAs19分子層/.../GaAs2分子層/InAs39分子層/GaAs1分子層/InAs40分子層の構成とした。この超格子構造により、エミッタ層305と格子整合を取ると共に、高い熱伝導率を有するエミッタコンタクト層606が得られる。

本実施例のHBTは、InAs層とGaAs層とを交互に積層した超格子構造をエミッタコンタクト層606およびサブコレクタ層602の両方に用いているため、素子内部で発生した熱をエミッタ電極609側に効率良く放出すると共にInP基板501側にも効率よく放出でき、In_{0.53}Ga_{0.47}Asからなる従来のエミッタコンタクト層およびサブコレクタ層を介して放熱を行うHBTに比べて熱抵抗が約30%にまで低減される。このため、素子内部(半導体多層620)で発生した熱を効率良く放出して化合物半導体装置の動作特性や信頼性の低下を防ぐことができる。また、エミッタ電極609側に近づくにつれてエミッタコンタクト層606の超格子構造を構成するInAsの分子层数を増やすことで、エミッタ電極609のコンタクト抵抗を従来の70%まで下げる事ができた。

この化合物半導体装置600をフリップチップ実装した後で、半絶縁性InP基板601の裏面に放熱用の金属板をAu-Snの共晶または銀ペーストを用いて接着すれば、さらに効率良く半導体多層620で発生した熱をエミッタコンタクト層606およびサブコレクタ層602の両方から放散させることができる。

[0075]

なお、本発明は、HBTに限らず、化合物半導体層と電極と、または半導体多層と電極とをコンタクト構造を介して電気的に接続するとともに、素子で発生した熱をコンタクト構造を介して放熱する必要のある素子に広く適用できる。

[0076]

また、本発明は、バンプ付き化合物半導体装置に限られず、サーマルシャントと呼ばれる金属部を素子上に形成した構成に適用することができる。サーマルシャントを用いた放熱技術は、例えば、Burhan Bayraktaaroglu et al, "Very-High-Power-Density CW Operati

10

20

30

40

50

(15)

JP 2005-260255 A 2005.9.22

on of GaAs/AlGaAs Microwave Heterojunction Bipolar Transistors" IEEEEDL, Vol.14, No. 10, October 1993, pp.493-495.に開示されている。サーマルシャントにおいて用いられる放熱用の金属部と化合物半導体とを本願発明における電極構造（コンタクト構造）を介して熱的に接続することによって、化合物半導体の放熱性を改善することができる。この場合、上記放熱用の金属部は電極として機能する必要はなく、本発明における電極構造（コンタクト構造）も電極として機能する必要はない。

【図面の簡単な説明】

【0077】

【図1】本発明の実施例1の化合物半導体装置の構成を示す図である。

【図2】本発明の実施例2の化合物半導体装置の構成を示す図である。

10

【図3】化合物半導体装置のコンタクト構造の構造とそのエネルギー・バンドを示す図である。

【図4】In_xGa_{1-x}Asの300Kにおける熱伝導率の組成依存性を示すグラフである。

○【図5】化合物半導体装置のコンタクト構造の構造とそのエネルギー・バンドを示す図である。

【図6】本発明の実施例3の化合物半導体装置の構成を示す図である。

【図7】本発明の実施例4の化合物半導体装置の構成を示す図である。

【図8】本発明の実施例5の化合物半導体装置の構成を示す図である。

【図9】従来の化合物半導体装置の構成を示す図である。

20

【図10】従来の化合物半導体装置の構成を示す図である。

【符号の説明】

【0078】

100、200、300、400、500、600 化合物半導体装置

700 化合物半導体装置

101、201、301、401、501、601、701 半絶縁性基板

102、202、302、402、502、602、702 サブコレクタ層

103、203、303、403、503、603、703 コレクタ層

104、204、304、404、504、604、704 ベース層

105、205、305、405、505、605、705 エミッカ層

30

106、206、306 コンタクト構造

406、506、606、706 エミッタコンタクト層

106a、206a、306a 第1コンタクト層

106b、206b、306b グレーティッド層

106c、206c、206c'、306c 第2コンタクト層

109、209、309、409、509、609、709 エミッタ電極

110、210、310、410、510、610、710 ベース電極

111、211、311、411、511、611、711 コレクタ電極

112、212、312、412、612 メッキ用導電金属層

113、213、313、413、613、パンプ

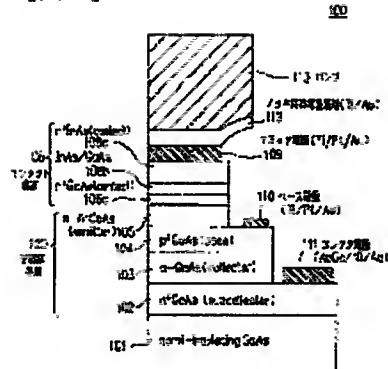
40

120、220、320、420、520、620、720 半導体多層

(15)

JP 2005-260255 A 2005.9.22

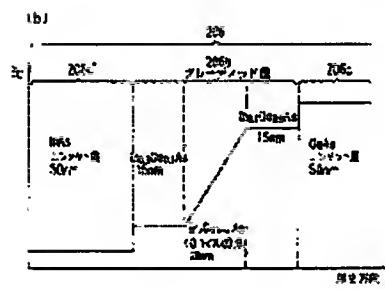
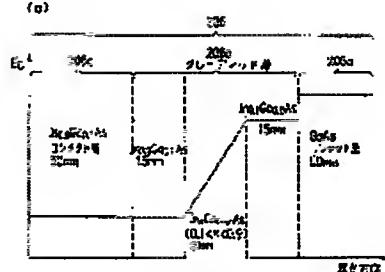
【図 1】



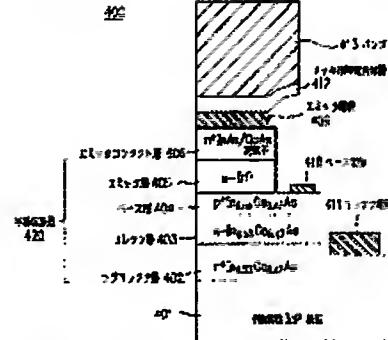
(17)

JP 2005-260255 A 2005.9.22

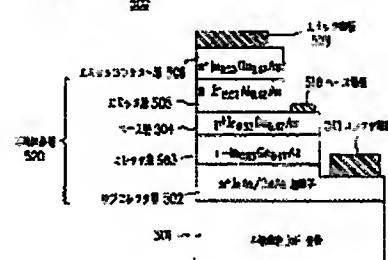
【図 5】



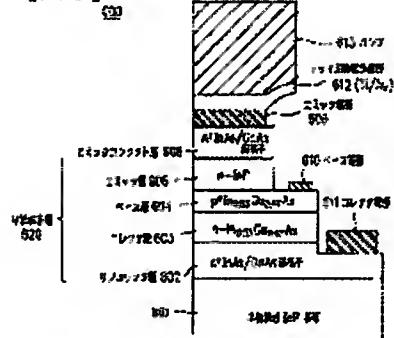
【図 6】



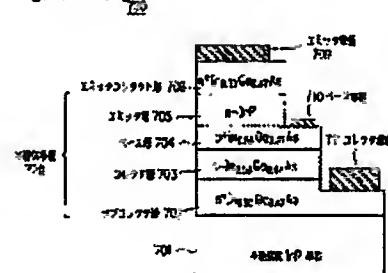
【図 7】



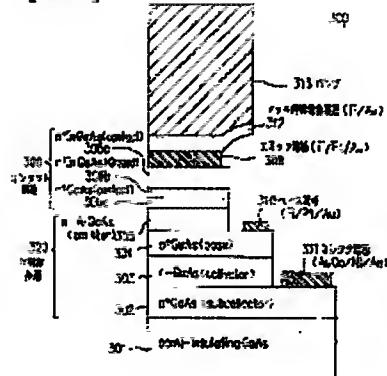
【図 8】



【図 10】



【図 9】



(18)

JP 2005-260255 A 2005.9.22

フロントページの続き

(72)発明者 高橋 直

大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

F ターム(参考) 411G4 AA04 AA05 AA07 BB11 BB15 CC01 DD78 DD83 FF13 FF28
GG06 GG18 HH20
5F003 AP10 BF06 BH06 BH16 BH99 BH03 BP41
SF033 GG02 HH07 HH13 HH18 PP27 PP28 QQ73 QQ80 VV07 XX22